



ZEISS

Schaltkreis

U 6264 DG

vorläufige technische Daten

Hersteller: **VEB Forschungszentrum Mikroelektronik Dresden**
 Betrieb des Kombinates **VEB Carl Zeiss JENA**

Statischer 64-KBit-Schreib-Lese-Speicher mit wahlfreiem Zugriff (sRAM)

- Organisation**
- 8192 x 8 Bit
 - Bidirektionale Ein- und Ausgänge
 - Tristate-Ausgangsstufen
 - Ein- und Ausgänge TTL-kompatibel

Betriebsspannung $U_{CC} = 5 V \pm 10\%$

Datenerhalt bis $U_{CCS} = 2 V$ (Schlafzustand)

Technologie CMOS-SGT

Bauform Gehäuse A1NF nach TGL 26 713/02, Plast

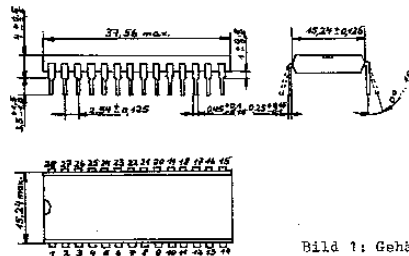


Bild 1: Gehäuse

Masse

5,4 g

1/89 (14)

Der Schaltkreis U 6264 DG ist ein statischer Schreib-Lese-Speicher mit wahlfreiem Zugriff in der Organisationsform 8192 Worte zu 8 Bit (8 KByte). Die Schaltkreise sind für den Einsatz in Geräten der Datenverarbeitung, der Automatisierungstechnik und der kommerziellen Elektronik bestimmt. Auf Grund ihrer geringen Leistungsaufnahme sind sie besonders für batteriegepufferte und tragbare Geräte geeignet.

| Typ | CE1-Zugriffszeit | Art |
|-------------|------------------|-----------------|
| U 6264 DG05 | 55 ns | (Selektionstyp) |
| U 6264 DG07 | 70 ns | (Grundtyp) |
| U 6264 DG10 | 100 ns | (Anfalltyp) |

Anschlußbelegung

A0 bis A12 Adresseneingänge

DQ0 bis DQ7 Dateneingänge und -ausgänge

CE1 Chipaktivierung 1

CE2 Chipaktivierung 2

WE Schreib-/Lesesteuerung

OE Datenausgangsaktivierung

U_{CC} Betriebsspannung

U_{SS} Masse

nc nicht belegt

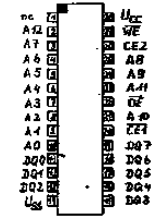


Bild 2: Anschlußbelegung

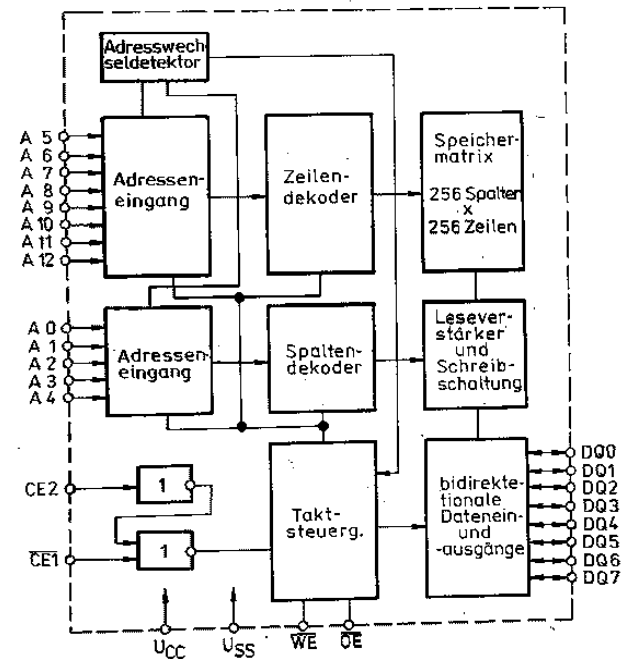


Bild 3: Blockschw.

Funktionsbeschreibung

Der Schaltkreis hat die Organisationsform 8192 Worte zu 8 Bit. Er besitzt Redundanz, die keinen Einfluß auf die elektrischen Kennwerte hat.

Der Schaltkreis wird mit der H/L-Flanke von $\overline{CE1}$ bzw. der L/H-Flanke von CE2 aktiviert. Gleichzeitig werden die Adreß- und Steuereingänge geöffnet. Je nach Information an \overline{WE} und \overline{OE} sind die Dateneingänge oder -ausgänge aktiv. Im ausgewählten Zustand des Schaltkreises ($\overline{CE1} = L$ und $CE2 = H$) läßt die Adressänderung einen neuen Lese- oder Schreibzyklus aus.

ein Lesen ($\overline{CE1} = L$, $CE2 = H$, $\overline{WE} = H$) gelangt die Information aus den Zellen bis zu den Datenausgangsstufen (internes Lesen). Mit der H/L-Flanke von \overline{OE} werden die Datenausgänge aktiviert und die Information liegt niederohmig an den Datenausgängen DQ0 bis DQ7 an. Durch dieses Signal kann die Zugriffszeit verkürzt werden und der externe Datenbus steht nach der Aktivierung des Schaltkreises zur Datenübertragung noch zur Verfügung.

Beim Schreiben ($\overline{CE1} = L$, $CE2 = H$, $\overline{WE} = L$) wird die an den Dateneingängen DQ0 bis DQ7 anliegende Information in die adressierten 8 Zellen geschrieben. Der Schreibzyklus wird mit der L/H-Flanke von $\overline{CE1}$ oder der H/L-Flanke von CE2 oder der L/H-Flanke von \overline{WE} beendet. Für alle Typen wird der Datenerhalt bis $U_{CC} = 2$ V (Schlafzustand) mit geringem Schlafstrom garantiert. Im Schlafzustand muß der Schaltkreis durch $\overline{CE1} = H$ oder $CE2 = L$ inaktiviert werden. Nach Beendigung des Schlafzustandes ($U_{CC} > 4,5$ V) ist für die internen Vorladungen die Einhaltung der Zeit t_{AVAX} notwendig.

Die einzelnen Betriebsarten zeigt die folgende Tabelle.

| Betriebsart | $\overline{CE1}$ | CE2 | \overline{WE} | \overline{OE} | Datenanschlüsse |
|------------------|------------------|-----|-----------------|-----------------|---------------------------|
| nicht ausgewählt | * | L | * | * | |
| | H | * | * | * | hochohmig |
| Internes Lesen | L | H | H | H | hochohmig |
| Lesen | L | H | H | L | Datenausgänge niederohmig |
| Schreiben | L | H | L | * | Datenausgänge hochohmig |

* = Zustand beliebig

Zeitdiagramme (siehe Bild 4, Bild 5, Bild 6, Bild 7)

| Signale | Flanken |
|------------------|--|
| D - Dateneingang | H - Übergang nach H |
| Q - Datenausgang | L - Übergang nach L |
| C1 - CE1 | V - Übergang in gültigen Zustand |
| C2 - CE2 | X - Übergang in ungültigen Zustand oder beliebigen Zustand |
| O - OE | |
| W - WE | Z - Übergang in hochohmigen Zustand |

Flankenanstiegs- und Flankenabfallzeit $t_{TLH} = t_{THL} < 5$ ns

Für die Diagramme Schreibzyklus 1, 2 und 3 gilt folgende Anmerkung:

Wenn \overline{WE} , \overline{OE} , $\overline{CE1}$ und CE2 während dieser Periode im Lesemodus sind, befinden sich die Datenausgänge im niederohmigen Zustand, und es ist nicht zulässig, inverse Eingangsdaten anzulegen.

Grenzwerte

Alle Spannungen sind auf $U_{SS} = 0$ V (Masse) zu beziehen.

| | Kurzzeichen | min. | max. | Einheit |
|---|-------------|------|----------------|---------|
| Betriebsspannung | U_{CC} | -0,3 | 7,0 | V |
| Spannung an allen einfachen und bidirektionalen Eingängen | U_I | -0,3 | $U_{CC} + 0,5$ | V |
| Gesamtverlustleistung | P_{tot} | - | 1 | W |

Betriebsbedingungen

Alle Spannungen sind auf $U_{SS} = 0$ V (Masse) zu beziehen. Die Behandlungsvorschriften für MOS-Schaltkreise sind einzuhalten.

Ein Kurzschluß zwischen aktiven Ausgängen und Masse oder Betriebsspannung ist nicht zulässig.

Allgemeine Betriebsbedingungen

| | Kurzzeichen | min. | typ. | max. | Einheit |
|--|-------------|------|------|-------------------|---------|
| Betriebsspannung | U_{CC} | 4,5 | 5,0 | 5,5 | V |
| Betriebsspannung im Schlafzustand | U_{CCS} | 2,0 | - | - | V |
| L-Eingangsspannung | U_{IL} | -0,3 | - | 0,8 ¹⁾ | V |
| H-Eingangsspannung | U_{IH} | 2,2 | - | $U_{CC} + 0,3$ | V |
| Umgebungstemperatur | T_a | -25 | - | 85 | °C |
| Verzögerung Adressenwechsel/Ausgang aktiv | t_{AVQX} | - | - | 10 | ns |
| Verzögerung $\overline{CE1}$ Ausgang aktiv | t_{C1LQX} | - | - | 10 | ns |
| Verzögerung CE2 Ausgang aktiv | t_{C2HQX} | - | - | 10 | ns |
| Verzögerung \overline{OE} Ausgang aktiv | t_{OLQX} | - | - | 5 | ns |
| Verzögerung \overline{WE} Ausgang aktiv | t_{WHQX} | - | - | 5 | ns |

Typabhängige Betriebsbedingungen

| Kurzszeichen | DG05 | min. U 6264 | | DG10 | Einheit |
|--|---------------------|----------------|------|------|---------|
| | | DG07 | DG07 | | |
| Zykluszeit | t _{AVAX} | 55 | 70 | 100 | ns |
| CE1-Impulsdauer | t _{C1IC1H} | 50 | 65 | 90 | ns |
| CE2-Impulsdauer | t _{C2HC2L} | 50 | 65 | 90 | ns |
| Adressenvorhaltezeit gegenüber Schreibende | t _{AVWH} | 50 | 65 | 90 | ns |
| | t _{AVC1H} | | | | |
| | t _{AVC2L} | | | | |
| Datenvorhaltezeit gegenüber Schreibende | t _{DVWH} | 30 | 35 | 40 | ns |
| | t _{DVC1H} | | | | |
| | t _{DVC2L} | | | | |
| Datenhaltezeit nach Schreibende | t _{WHDZ} | 0 | 0 | 0 | ns |
| | t _{CHDZ} | | | | |
| | t _{CZLDZ} | | | | |
| WE-Impulsdauer | t _{WLWH} | 40 | 50 | 70 | ns |
| Adressenvorhaltezeit gegenüber Schreib-anfang | t _{AVWL} | 0 | 0 | 0 | ns |
| | t _{AVC1L} | | | | |
| | t _{AVC2H} | | | | |
| Erholzeit nach Schreib-zyklus | t _{WHAX} | 0 | 0 | 0 | ns |
| | t _{CHAX} | | | | |
| | t _{CZLAX} | | | | |
| Zeit von Schaltkreis-aktivierung bis Schlafzustand | t _{CHUL} | 2 | 2 | 2 | 2 |
| | t _{CZLUL} | | | | |
| Erholzeit nach Schlafzustand | t _{UHC1L} | 3 | 3 | 3 | 3 |
| | t _{UHC2H} | | | | |

| Kurzszeichen | DG05 | max. U 6264 | | DG10 | Einheit |
|--|--------------------|----------------|------|------|------------------|
| | | DG07 | DG07 | | |
| Adressenzugriffszeit | t _{AVQV} | 55 | 70 | 100 | ns ⁴⁾ |
| CE1-Zugriffszeit | t _{C1LQV} | | | | |
| CE2-Zugriffszeit | t _{C2HQV} | | | | |
| Dynamische Strom-aufnahme | I _{CCO} | | 120 | | mA |
| OE-Zugriffszeit U _{CC} = 5,0 V | t _{OLQV} | 35 | 40 | 50 | ns |
| Verzögerung CE2 nach I, Ausgang hochohmig | t _{C2LQZ} | 20 | 25 | 35 | ns |

Wegen der höchsten Priorität der CE-Eingänge werden die Abschaltzeiten t_{C1HQZ}, t_{WLQZ} und t_{OHQZ} der Zeit t_{C2LQZ} gleichgesetzt.

- 1) Eine einmalige Unterschreitung bis -2 V für die Dauer von 10 ns innerhalb einer Zykluszeit ist zulässig.
- 2) UL - Absinken der Betriebsspannung
- 3) UH - Ansteigen der Betriebsspannung
- 4) U_{CC} = 4,5 V

Kenngrößen

| Kurzszeichen | min. | max. | Einheit |
|--|------------------|------|---------|
| L-Ausgangsspannung U _{CC} = 4,5 V I _O = 3,2 mA | U _{OL} | - | 0,4 V |
| H-Ausgangsspannung U _{CC} = 4,5 V I _O = -1,0 mA | U _{OH} | 2,4 | V |
| Stromaufnahme im Ruhezustand U _{CC} = 5,5 V | I _{CCR} | - | 100 µA |
| Stromaufnahme im Schlafzustand U _{CC} = 3 V | I _{CCS} | - | 10 µA |
| Eingangsleckstrom einfacher Eingänge U _{CC} = 5,5 V | I _{LI} | -2 | 2 µA |
| Eingangsleckstrom bidirektionaler Eingänge U _{CC} = 5,5 V U _I = 0 V U _O = 0 V oder 5,5 V | I _{LI} | -10 | 10 µA |
| Eingangskapazität T _a = 25 °C | C _I | - | 10 pF |

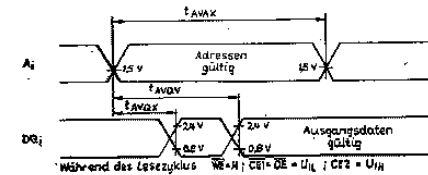


Bild 4: Lesezyklus 1

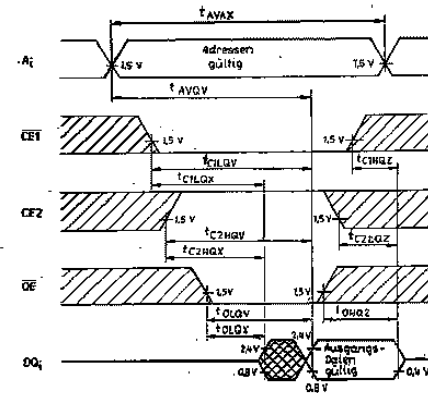
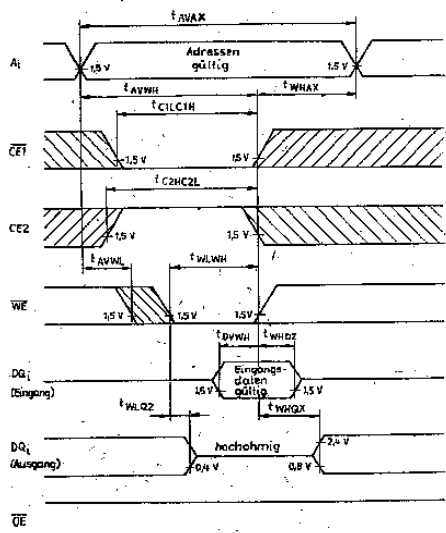
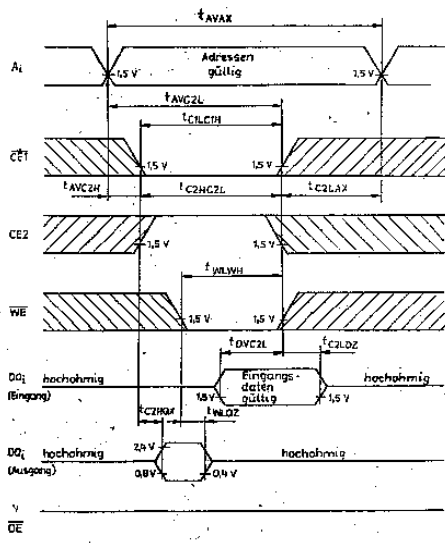


Bild 5: Lesezyklus 2



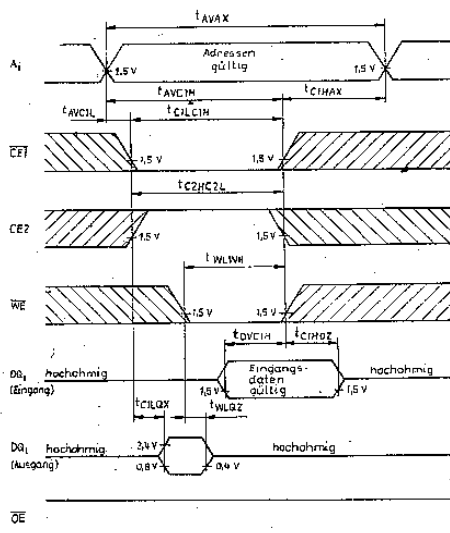
Ann.:
Wenn WE, OE, CE1 und CE2 während dieser Periode im Lesemodus sind, befinden sich die Datenausgänge im niederohmigen Zustand, und es ist nicht zulässig, die digital entgegengesetzten Eingangsdaten anzulegen.

Bild 6: Schreibzyklus 1 (WE gesteuert)



s. Ann. Bild 6

Bild 8: Schreibzyklus 3 (CE2 gesteuert)



s. Ann. Bild 6

Bild 7: Schreibzyklus 2 (CE1 gesteuert)

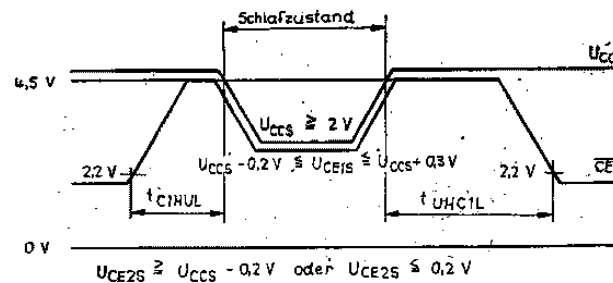


Bild 9: Schlafzustand 1 (CE1 gesteuert)

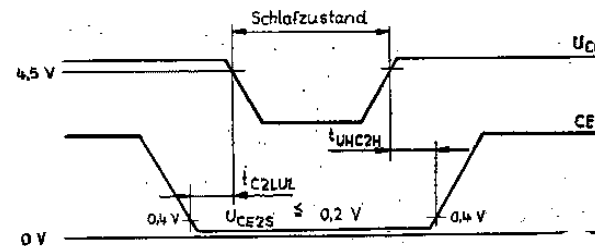


Bild 10: Schlafzustand 2 (CE2 gesteuert)

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.

RFT

Herausgeber:
Veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 26
Berlin, 1035
Telefon: 5 80 05 21, Telex: 011 2981 011 3055